



IFW

Customer No. 31561  
Application No.: 10/710,400  
Docket No. 11569-US-PA

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of

Applicant : Huang  
Application No. : 10/710,400  
Filed : Jul 08, 2004  
For : BONDING PAD STRUCTURE  
Examiner :  
Art Unit : 2811

---

ASSISTANT COMMISSIONER FOR PATENTS  
Arlington, VA22202

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.: 92118568,  
filed on: 2003/7/8.

A return prepaid postcard is also included herewith.

Respectfully Submitted,  
JIANQ CHYUN Intellectual Property Office

Dated: Nov. 11, 2004

By: Belinda Lee  
Belinda Lee  
Registration No.: 46,863

**Please send future correspondence to:**

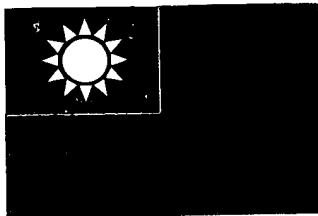
**7F.-1, No. 100, Roosevelt Rd.,**

**Sec. 2, Taipei 100, Taiwan, R.O.C.**

**Tel: 886-2-2369 2800**

**Fax: 886-2-2369 7233 / 886-2-2369 7234**

**E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw**



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder

申請日：西元 2003 年 07 月 08 日  
Application Date

申請案號：092118568  
Application No.

申請人：日月光半導體製造股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2004 年 9 月 1 日  
Issue Date

CERTIFIED COPY OF  
PRIORITY DOCUMENT

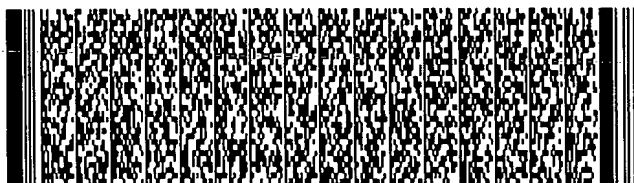
發文字號：09320828740  
Serial No.

申請日期：2003.7.8	IPC分類
申請案號：92118568	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	鉅墊結構
	英文	Bonding Pad Structure
二、 發明人 (共1人)	姓名 (中文)	1. 黃敏龍
	姓名 (英文)	1. Min-Lung Huang
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 高雄市三民區鼎勇街33巷2弄8號10樓
	住居所 (英文)	1. 10F, No. 8, Alley 2, Lane 33, Ting-yung St., San-min Chu, Kaohsiung, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 日月光半導體製造股份有限公司
	名稱或姓名 (英文)	1. Advanced Semiconductor Engineering, Inc.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 高雄市楠梓加工出口區經三路26號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. 26, Chin 3rd. Rd., 811, Nantze Export Processing Zone, Kaohsiung, Taiwan, R.O.C.
	代表人 (中文)	1. 張虔生
	代表人 (英文)	1. Chien-Sheng Chang



#### 四、中文發明摘要 (發明名稱：鐳墊結構)

一種鐳墊結構，適用於一晶片，以改善習知電流流經鐳墊與球底金屬層之接合處時，由於轉折角過大而導致電流擁擠的現象。因此，此鐳墊之改良結構係在鐳墊之上表面配置一隆起墊，而隆起墊之側面輪廓與鐳墊之上表面的接合處，其轉折角的角度小於90度，以減緩電流流經此轉折角之角度。

伍、(一)、本案代表圖為：第 2 圖

(二)、本案代表圖之元件代表符號簡單說明：

200：晶片

202：主動表面

204：保護層

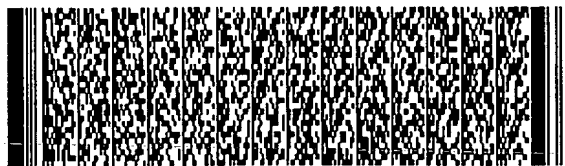
206：開口

208：轉折角

210：鐳墊

#### 六、英文發明摘要 (發明名稱：Bonding Pad Structure)

A bonding pad structure is suitable for a chip to improve conventional current density crowded at the bonding location of a bonding pad and a UBM layer which a current can not pass smoothly due to the turn angle of the bonding location is so large. Therefore, an improvement structure of the bonding pad is formed of a rising pad on the top surface of the bonding pad. The turn angle of side



四、中文發明摘要 (發明名稱：鐳墊結構)

212 : 上表面  
214 : 隆起墊  
216 : 側面輪廓  
220 : 球底金屬層  
222 : 導電凸塊  
 $\theta 1$ 、 $\theta 2$  : 角度

六、英文發明摘要 (發明名稱：Bonding Pad Structure)

profile of the rising pad connected to the top surface of the bonding pad is less than 90 degree to slow down the angle as the current passes through.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

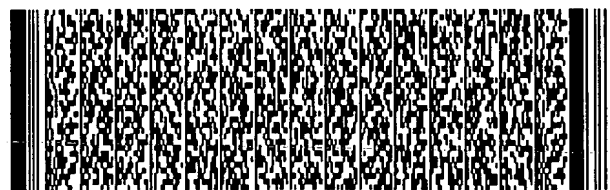
### 發明所屬之技術領域

本發明是有關於一種鐳墊結構，且特別是有關於一種鐳墊之改良結構。

### 先前技術

在半導體產業中，積體電路(Integrated Circuits, IC)的生產，主要分為三個階段：晶圓(Wafer)的製造、積體電路(IC)的製作以及積體電路的封裝(Package)等。其中，裸晶片(die)係經由晶圓(Wafer)製作、電路設計、電路製作以及切割晶圓等步驟而完成，而每一顆由晶圓切割所形成的裸晶片，經由裸晶片上之鐳墊(Bonding Pad)與外部訊號電性連接後，再將裸晶片封裝，其封裝之目的在於防止裸晶片受到濕氣、熱量、雜訊的影響，並提供裸晶片與外部電路，比如與印刷電路板(Printed Circuit Board, PCB)或其他封裝用基板之間電性連接的媒介，如此即完成積體電路的封裝製程。

為了連接上述之裸晶片和封裝用基板，通常會使用導線(Wire)及/或導電凸塊(Conductive Bump)作為接合之媒介。其中，覆晶接合技術(Flip Chip Interconnect Technology)即是在裸晶片之鐳墊上以陣列排列的方式形成導電凸塊，接著再將晶片翻覆之後，利用晶片上之導電凸塊分別對應連接至封裝用基板(Substrate)上的接點(Contact)，使得晶片可經由導電凸塊而電性連接至封裝用基板，再經由封裝用基板之內部線路及表面之接點而與外部訊號電性連接。



## 五、發明說明 (2)

請參考第1圖，其繪示習知一種鐳墊結構的剖面示意圖。每一顆由晶圓切割所形成之晶片100，具有多個鐳墊110(僅繪示其一)，以作為晶片100連接外部訊號之接點，而鐳墊110例如呈面陣列的方式排列於晶片100之主動表面102上，以增加接點的數量。此外，為了避免晶片100最外層之圖案化線路(未繪示)遭受外來雜質及機械性的傷害，在晶片100之主動表面102上可形成一保護層104(Passivation Layer)，此保護層104例如為一有機保護材料或一無機保護材料所沉積而成，其覆蓋於晶片100之主動表面102上，且未被保護層104覆蓋之鐳墊110的上表面112則形成一開口106，以作為後續凸塊製程所需之接點窗口。

同樣請參考第1圖，鐳墊110上經由凸塊製程以形成一球底金屬層(Under Bump Metallurgic, UBM)120以及一導電凸塊122，以作為晶片100電性及結構性連接至一封裝基板(未繪示)的導電結構。其中，球底金屬層120配置於鐳墊110之上表面112與導電凸塊122之下表面之間，以增加鐳墊110與導電凸塊122之間的接合性。一般而言，球底金屬層120係由黏著層(adhesive layer)、阻障層(barrier layer)以及沾錫層(wetting layer)等複合金屬層所構成，而導電凸塊122之材質例如為錫鉛凸塊，其可藉由迴鐳製程而形成球體狀之凸塊。

值得注意的是，由於球底金屬層120係以階梯覆蓋(step coverage)的方式形成於鐳墊110之上表面112以及





### 五、發明說明 (3)

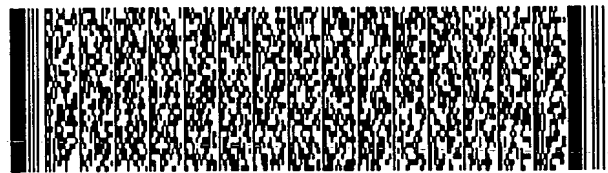
開口106之周圍表面，因此球底金屬層120之靠近開口106側壁的表面與鐳墊110之上表面112的接合處，會形成一轉折角108，其角度 $\theta 1$ 係大於等於90度。然而，當晶片100之運作速度加快時，常會形成大量的電流行經鐳墊110並通過此轉折角108，由於轉折角108之角度過大，使得電流在通過此轉折角108時過於擁擠，即電流在轉角處之密度增大，進而導致金屬原子在轉角處產生晶界擴散現象，即電致遷移(Electromigration)現象，如此使得球底金屬層120之金屬原子在長時間的電流作用下因電致遷移而流失，以至於在鐳墊110與球底金屬層120之間造成開路，而影響晶片100之使用壽命。

#### 發明內容

因此，本發明的目的就是在提供一種鐳墊結構，以使電流通過轉折角之路徑較為平滑，並改善電流擁擠的現象。

為達本發明之上述目的，本發明提出一種鐳墊結構，適用於一晶片，以改善電流流經鐳墊與球底金屬層之接合處時，由於轉折角過大而導致電致遷移的現象。此鐳墊之改良結構係在鐳墊之上表面配置一隆起墊，而隆起墊之側面輪廓與鐳墊之上表面的接合處具有一轉折角，且轉折角的角度小於90度，以減緩電流流經此轉折角之角度。

為達本發明之上述目的，本發明提出一種鐳墊上之導電結構，適用於一晶片，且晶片具有至少一鐳墊。此鐳墊上之導電結構主要係由一隆起墊、一球底金屬層以及一導



#### 五、發明說明 (4)

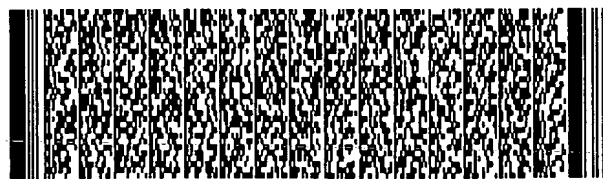
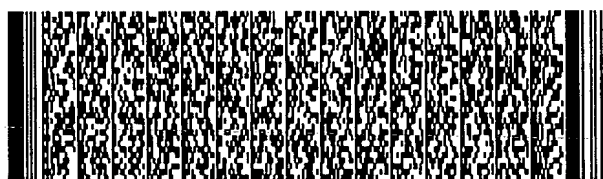
電凸塊所構成，其中隆起墊係配置於鐳墊上，並突起於鐳墊之上表面，且隆起墊之側面輪廓與鐳墊之上表面的接合處具有一轉折角，其角度小於90度。此外，球底金屬層配置於隆起墊以及導電凸塊之間，以使導電凸塊之底部連接於球底金屬層之表面上，並與鐳墊電性連接，以形成一導電結構。

依照本發明的較佳實施例所述，上述之隆起墊的側面輪廓例如呈一圓曲面或一弧面，並突起於鐳墊之上表面。因此，當電流通過上述之轉折角時，其轉折角度小於90度，因此不會造成習知電流因劇烈的轉折路徑，使得電流在通過此轉折角時過於擁擠的現象，故可改善習知鐳墊與球底金屬層之間因電致遷移所造成之開路，進而提高晶片之使用壽命。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

#### 實施方式

請參考第2圖，其繪示本發明一較佳實施例之一種鐳墊結構的剖面示意圖。此鐳墊之改良結構係在鐳墊210之上表面212配置一隆起墊214，而隆起墊214之側面輪廓216與鐳墊210之上表面212的接合處具有一轉折角208，且轉折角208的角度 $\theta 2$ 小於90度，以改善習知電流流經鐳墊110與球底金屬層120之接合處時，由於轉折角 $\theta 1$ 過大而導致電致遷移的現象。此外，為了避免晶片最外層之圖案

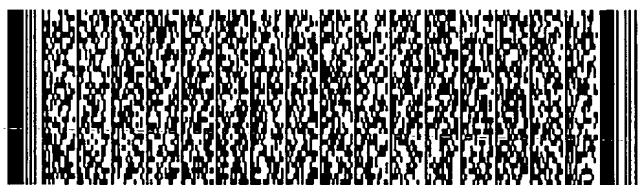


#### 五、發明說明 (5)

化線路(未繪示)遭受外來雜質及機械性的傷害，在晶片200之主動表面202上可形成一保護層204，此保護層204例如為一有機保護材料或一無機保護材料所沉積而成，其覆蓋於晶片200之主動表面202上，且未被保護層204覆蓋之隆起墊214的上表面則形成一開口206，以作為後續凸塊製程所需之接點窗口。

另外，由隆起墊214之剖面輪廓得知，其中央區如山丘狀之隆起，且中央區平順地向兩側依序遞減，最後其側面輪廓連接至鉅墊210之上表面212，而隆起墊214之材質可為銅、鋁或金所形成之合金，且隆起墊214的側面輪廓例如呈一圓曲面或一弧面，因此雖有轉折角208，但其角度的變化量可控制的非常小，而不至於產生劇烈的轉折角度。所以，當大量的電流通過上述之轉折角208時，其轉折角度 $\theta 2$ 可小於90度，甚至小於45度或更低，因此不會造成習知電流因劇烈的轉折路徑，使得大量的電流在通過轉折角 $\theta 1$ 時過於擁擠的現象，故可改善習知鉅墊110與球底金屬層120之間因電致遷移所造成之開路，進而提高晶片之使用壽命。

同樣請參考第2圖，在本實施例中，隆起墊214上可經由凸塊製程形成一球底金屬層(UBM)220以及一導電凸塊222，以作為晶片200電性及結構性連接至一封裝基板(未繪示)的導電結構。其中，球底金屬層220配置於隆起墊214之上表面與導電凸塊222之下表面之間，以增加隆起墊214與導電凸塊222之間的接合性。此外，球底金屬層220



##### 五、發明說明 (6)

例如由黏著層、阻障層以及沾錫層等複合金屬層所構成。其材質例如包括鋁、鈦、鎢、鎳、金或銅等合金所共同沉積之複合金屬層，而導電凸塊222之材質例如為錫鉛凸塊，其可藉由迴鍍製程而形成球體狀之凸塊。

當然，上述之實施例中，如導電凸塊222與隆起墊214之間的接合性良好時，亦可不需形成製程複雜之球底金屬層220，以降低晶片製造成本。另外，球底金屬層220凹陷於開口206之深度，亦可藉由隆起墊214之適當高度來改變，例如隆起墊214之上表面與保護層204之表面共平面配置時，將使球底金屬層220不會形成習知階梯覆蓋之結構，進而提高球底金屬層220之覆蓋均勻性。

由此可知，本發明之鍍墊之改良結構，適用於一晶片，以改善習知電流流經鍍墊與球底金屬層之接合處時，由於轉折角過大而導致電致遷移的現象。因此，此鍍墊之改良結構係在鍍墊之上表面配置一隆起墊，而隆起墊之側面輪廓與鍍墊之上表面的接合處具有一轉折角，其轉折角度小於90度，甚至小於45度，以減緩電流流經轉折角之角度，且電流通過轉折角之路徑較為平滑，故可改善電流擁擠的現象。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 圖式簡單說明

第1圖繪示習知一種鐳墊結構的剖面示意圖。

第2圖繪示本發明一較佳實施例之一種鐳墊結構的剖面示意圖。

### 【圖式標示說明】

- 100：晶片
- 102：主動表面
- 104：保護層
- 106：開口
- 108：轉折角
- 110：鐳墊
- 112：上表面
- 120：球底金屬層
- 122：導電凸塊
- 200：晶片
- 202：主動表面
- 204：保護層
- 206：開口
- 208：轉折角
- 210：鐳墊
- 212：上表面
- 214：隆起墊
- 216：側面輪廓
- 220：球底金屬層



圖式簡單說明

222 : 導電凸塊

$\theta 1$ 、 $\theta 2$  : 角度



## 六、申請專利範圍

1. 一種鐳墊結構，適用於一晶片，該晶片具有一主動表面，該鐳墊結構至少包括：

一鐳墊，配置於該主動表面上；以及

一隆起墊，配置於該鐳墊上，且突起於該鐳墊之上表面，該隆起墊之側面輪廓與該鐳墊之上表面的接合處具有一轉折角，該轉折角之角度小於90度，適於減緩一電流流經該轉折角之角度。

2. 如申請專利範圍第1項所述之鐳墊結構，其中該隆起墊之側面輪廓係呈一圓曲面。

3. 如申請專利範圍第1項所述之鐳墊結構，其中該隆起部之側面輪廓係呈一弧面。

4. 如申請專利範圍第1項所述之鐳墊結構，其中該隆起墊之材質係選自於由銅、鋁、金及該等合金所組成之一種材質。

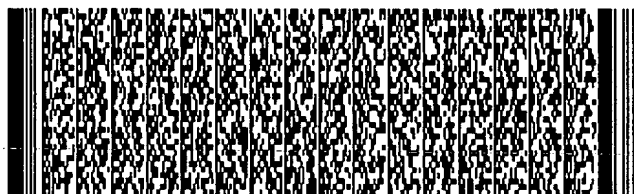
5. 如申請專利範圍第1項所述之鐳墊結構，其中該鐳墊之材質係為銅以及鋁其中之一。

6. 一種鐳墊上之導電結構，適用於一晶片，該晶片具有至少一鐳墊，該鐳墊上之導電結構至少包括：

一隆起墊，配置於該鐳墊上，且突起於該鐳墊之上表面，該隆起墊之側面輪廓與該鐳墊之上表面的接合處具有一轉折角，該轉折角之角度小於90度；

一球底金屬層，配置於該隆起墊之遠離該鐳墊之表面上；以及

一導電凸塊，其底部連接於該球底金屬層之表面上。



#### 六、申請專利範圍

7. 如申請專利範圍第6項所述之鐳墊上之導電結構，其中該隆起墊之側面輪廓係呈一圓曲面。

8. 如申請專利範圍第6項所述之鐳墊上之導電結構，其中該隆起墊之側面輪廓係呈一弧面。

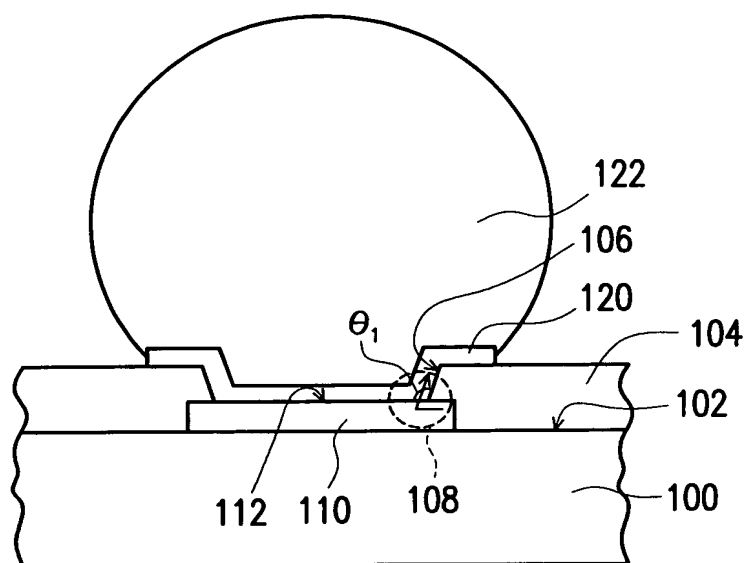
9. 如申請專利範圍第6項所述之鐳墊上之導電結構，其中該隆起墊之材質係選自於由銅、鋁、金及該等合金所組成的一種材質。

10. 如申請專利範圍第6項所述之鐳墊上之導電結構，其中該球底金屬層之材質係選自於由鋁、鈦、鎢、鎳、金、銅及該等合金所組成之群族。

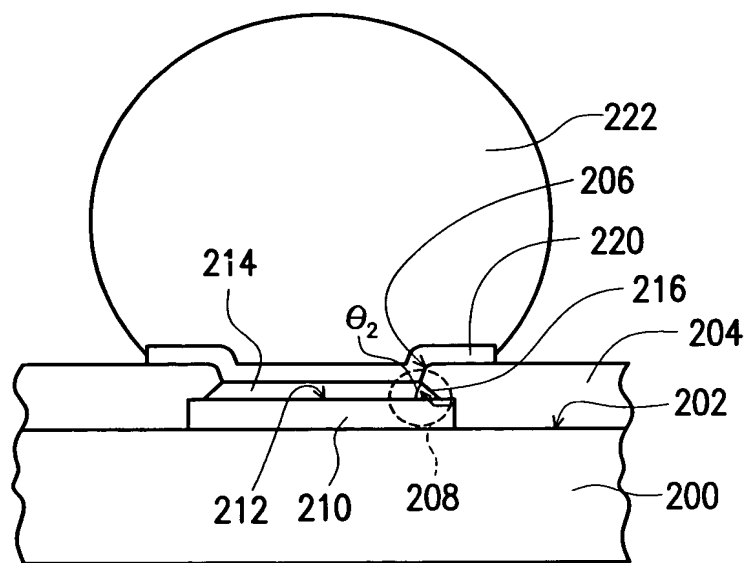
11. 如申請專利範圍第6項所述之鐳墊上之導電結構，其中該導電凸塊之材質係為錫鉛合金。







第 1 圖



第 2 圖

第 1/14 頁



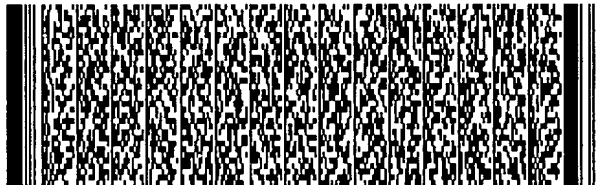
第 2/14 頁



第 4/14 頁



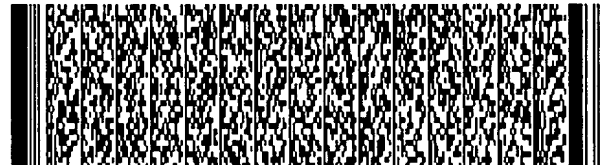
第 5/14 頁



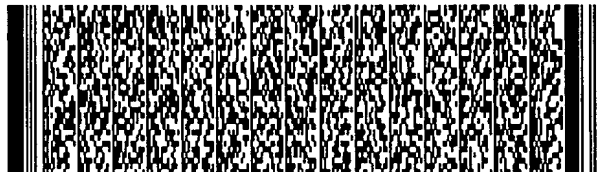
第 6/14 頁



第 7/14 頁



第 8/14 頁



第 9/14 頁



第 2/14 頁



第 3/14 頁



第 5/14 頁



第 6/14 頁



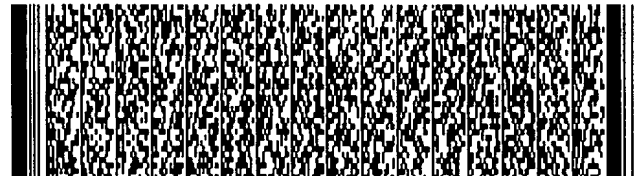
第 7/14 頁



第 8/14 頁



第 9/14 頁



第 10/14 頁



第 10/14 頁



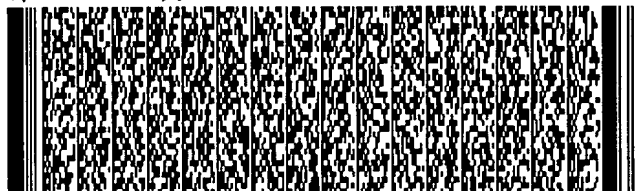
第 11/14 頁



第 12/14 頁



第 13/14 頁



第 14/14 頁

